EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER

03280663

PUBLICATION DATE

11-12-91

APPLICATION DATE

29-03-90

APPLICATION NUMBER

02078898

APPLICANT :

CANON INC;

INVENTOR: UENO TOSHITAKE;

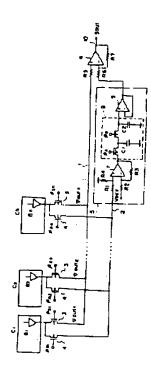
INT.CL.

H04N 1/40 H04N 1/028 H04N 1/04

H04N 5/335

TITLE

PHOTOELECTRIC CONVERTER



ABSTRACT :

PURPOSE: To obtain a signal output without a step difference by applying subtraction

processing to an offset level included in a signal level for each sensor chip to eliminate the

level.

CONSTITUTION: An offset level latch means 5 receives an offset level outputted for each reset period from plural sensor chips C₁-C_n respectively via a common output line 2 to keep the level constant for a signal period after the reset period. Then an offset level subtract means 6 receives an offset level kept constant by the level latch means 5 and a signal level outputted via a common output line 1 from the sensor chips C₁-C_n for the signal period to apply subtract processing to the offset level included in the signal level thereby eliminating the offset level included in each signal level obtained in time difference from the sensor chips C₁-C_n. Thus, a signal output without step difference is obtained.

COPYRIGHT: (C) JPO

THIS PAGE BLANK (USPTO)

19日本国特許庁(JP)

⑪特許出願公開

⑫公開特許公報(A) 平3-280663

@Int. Cl. 5

識別記号

庁内整理番号

④公開 平成3年(1991)12月11日

H 04 N

1/40 1/028 1/04 5/335

101 A A Z Z

103

9068-5C 9070-5C 7245-5C

8838-5C

審査請求 未請求 請求項の数 2 (全5頁)

60発明の名称 光電変換装置

> 願 平2-78898 ②特

頤 平2(1990)3月29日 @:出

明 ⑦発 者

②代 理 人

勇 武 野

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

②出 願 キャノン株式会社

弁理士 山下 穣 平

発明の名称

光氣変換装置

2 、特許請求の範囲

(1)複数のセンサチップからそれぞれのリセッ ト期間ごとに出力されるオフセット電位をオフ セット 電位出力用の共通出力線を介して入力し、 そのリセット期間の後の信号期間中、一定に保つ オフセット電位保持手段と、

前記オプセット電位保持手段により保持されて いるオフセット電位と前記信号期間中に対応する センサチップから信号電位出力用の共通出力線を 立して出力される信号電位とを入力し、その任号 電位に含まれるオフセット電位を減算処理するオ アセット電位級軍手段と、

から構成されることを特徴とする光電変換品

12)前記オプセット電位保持手段が容易手段で あることを特徴とする請求耶!記載の半導体装 **T**.

3 発明の詳細な説明

東京都大田区下丸子3丁目30番2号

(産業上の利用分野)

本発明は、光電影換装置に関し、特に複数のう イセンサチップから構成される「貼り合せせン り"を有する光電変換装置に関する。

1提来の技術」

複数のラインセンサチップから構成され、軒着 的に斜号出力を得る「貼り合せセンサ」を奪する 従来の光電変換装置においては、第3所に示すよ うに各センサチップからの信号は直接に共通出力 鏡に出力されるように構成されている。

主角卵が解決しようとする課題!

そのため、各センサチップに設けられている出 カバッファのオフセット電位がそのまま出力電位 に現れ、全体として第4回に示すように出力信号 Sin にはセンサチップごとに Vin Vin mi V。のような段をのある電位が行られ、S/N比 低下の原因となっていた。

本発明は、上記問題点を解決するためになされ たらので、その鳥的は各センサチップからの出力

特開平3-280663 (2)

4.

に含まれるオフセット電位を減算処理し、センサ チップごとの段素のない信号出力を構ることので きる光電変換装置を提供することにある。

【課題を解決するための手段】

上記目的を達成するために、本願の第1の発明の光電変換装置は、複数のセンサチップからそれぞれのリセット期間ごとに出力されるオフセット電位をオフセット電位と出力用の共通出力線を開中、一定に保力し、そのリセット電位保持手段と、前記オフセット電位保持手段により保持手段と、前記オフセット電位に開開中に対応するを発出している信号電位とを入力し、その信号電位とを入力し、その信号電位に加えられたオフセット電位を減度を発生した。更に変しているには、1年度により構成されている。更に変している。更に変している。更に変している。更に変している。要手段により構成される。

「作用」

オフセット電位保持手段は、複数のセンサチッ

プからそれぞれのリセット期間ごとに出力される オフセット電位をオフセット電位出力用の共通出 力額を介して入力し、そのリセット電位との 時期間中、一定に保つ。オフセット電位を手段 は、前記オフセット電位により一期間の 様されているオフセット電位と前記には 対応するセンサチップから信号電位とを入力 出力線を介して出力される信号電位とを経り 出力の信号電位に含まれるオフセット電位を経り その信号電位に含まれるオフセット電位を 関する。以上のようにして、複数のセンサチック から蜂差的に得られるそれれの信号電位に含ま れるオフセット電位を除去する。

【実施例】

本発明を図面を参照して説明する。

第1回は本発明の一実施例の回路図であり、第 2回はその動作波形図である。

図において、本実施例の光電変換装置はセンサチップ C ... C C 。から出力される信号電位を導びく信号電位出力用の共通出力線 1 . るセンサチップから出力されるオフセット電位を導

びくオフセット電位出力用の共通出力線2、共通 出力級」と各センサチップとの間にそれぞれ設け られた信号電位出力用の第上のスイッチ手段3。 共通出力線2と各センサチップとの間にそれぞれ 設けられたオフセット電位出力用の第2のスイッ チ手段 4 、共通出力線 2 により導びかれるオフ セット電位を入力して対応するオフセット期間の 後の信号期間中に一定に保持するオフセット電位 保持手段5、及びオフセット電位保持手段5によ り保持されているオフセット電位と共通出力線! により導びかれる対応するセンサチップから出力 される信号者位とを入力し減算処理するオフセッ ト電位鍼算手段であるಪ動増幅器6から構成さ れ、オフセット電位保持手段5は、共通出力輸2 により各センサチップのオフセット電位を入力 し、一定の直流電位 Vャャャ との差電圧を出力する 差動増幅器で、及び差動増幅器でから出力される 電圧を借号期間中に一定に保つ容量手段8から橋 成され、容量手段8は差動増幅器6の出力電圧を リセット期間中の一定期間一定に保つためのコン

デンサで1及びコンデンサで1で一定に保たれた 常圧を入力し信号期間中に一定に保つためのコン デンサで2から構成される。なお、で , , で , , … , で , はセンサチップ、B , , B , , … , B , はパッファ増幅器、9は信号出力の負帰環防止用 のパッファ増幅器である。

次に、上記構成による本実施例の動作について 説明する。

まず、センサチップC r. C r. C r からの出力波形は、第2回のV rest. V rest. V rest. 対応する。

まず、時間も「において、クロック。」が立とると、センサチップCIの出力V。」のオフセット電位が差動増幅器での正例入力端子に表み出され、差動増幅器でからは食例入力端子に入力されている基準電位Vere との差電力が出力される。さらに、時刻も「において、クロック・」が立上ると、この差電圧が容量CIに洗出される。その後、時刻も「において、・」が、時刻も「において、・」が、方り、容量CIは走動増幅器でから切て・」が立下り、容量CIは走動増幅器でから切

持開平3-280663(3)

り離される。

のに、時刻で、において、クロック・in及び・・が立上ると同時にセンサチュブClから光信をが出力される。この時、容量ClとC2の比率をCl/C2→1にしておけば、クロック・・が立上ると、容量Clの電位はほとんど容量C2に転送され、さらに、その電位はバッファ増幅器6の負債人力選子には、であり増幅器6の負債人力選子には、センサチップClの信号電位が設出されるので、出力3年で10には、これらの差電圧、すな地位では、センサチップには、これらの差電圧、すな地位とよりは、では10には、クロック・・が立下り、容量C2は、容量Clから切り載される。

これら一連の動作をセンサチップCi. Ci. 一、Ci. に対して行なうことにより、チップ毎のオフセット電位を補正し、一定電位 Vier に変散した連続的 な信号出力 Siii を得ることができる。なむ、差動増幅器 6.7、9にオフセット電

位が存在しても、その影響はセンサチップです。 です。…、ですに対しては同じであるから最終出 月S***、のチップ間の段差としては全く現われな。

(発明の効果)

以上説明したように本発明によると、センサチップごとに信号電位に含まれるオプセット電位 を興算処理して除去するようにしているため、段 差のない信号出力を摂ることができるという効果 がある。

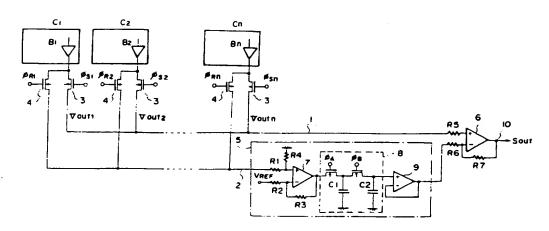
4. 図面の簡単な説明

第1回は本発明の一実施例の回路図、第2回は 第1回の実施例の動作波形図、第3回は従来の光 業変換装置の回路図、第4回は第3回の光業変換 装置の出力波形図である。

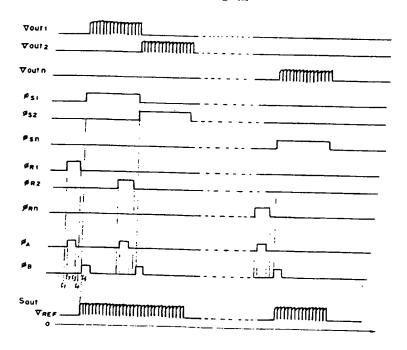
Big. Bigはパッファ増幅器である。

代理人 弁朗士 山 F 榛 丰

第 / 図

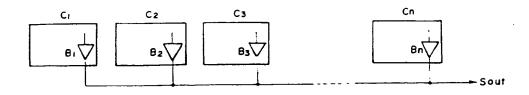


第 2 図

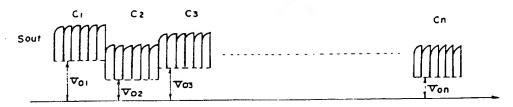


特開平3-280663(5)

第 3 図



第 4 図



THIS PAGE BLANK (USPTO)

This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:
☐ BLACK BORDERS
☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
☐ FADED TEXT OR DRAWING
☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
☐ SKEWED/SLANTED IMAGES
☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
☐ GRAY SCALE DOCUMENTS
☐ LINES OR MARKS ON ORIGINAL DOCUMENT
REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)